

**MACHINE-ASSISTED TRANSLATION (MAT):**

**(19)【発行国】**  
日本国特許庁 ( J P )

**(19)[ISSUING COUNTRY]**  
Japanese Patent Office (JP)

**(12)【公報種別】**  
公開特許公報 ( A )

Laid-open (kokai) patent application number (A)

**(11)【公開番号】**  
特開平 1 1 - 1 5 0 1 1 9

**(11)[UNEXAMINED PATENT NUMBER]**  
Unexamined Japanese patent No. 11-150119

**(43)【公開日】**  
平成 1 1 年 ( 1 9 9 9 ) 6 月 2  
日

**(43)[DATE OF FIRST PUBLICATION]**  
June 2nd, Heisei 11 (1999)

**(54)【発明の名称】**  
シリコン半導体基板の熱処理方  
法とその装置

**(54)[TITLE]**  
The heat-treating method and apparatus of a  
silicon semiconductor substrate

**(51)【国際特許分類第 6 版】**  
H01L 21/322  
21/205  
21/26

**(51)[IPC]**  
H01L 21/322  
21/205  
21/26

**【 F I 】**  
H01L 21/322 Y  
21/205  
21/26 G

**[FI]**  
H01L 21/322 Y  
21/205  
21/26 G

**【審査請求】**  
未請求

**[EXAMINATION REQUEST]**  
UNREQUESTED

**【請求項の数】** 4

**[NUMBER OF CLAIMS]** 4

**【出願形態】** F D

**[Application form]** FD

【全頁数】 6

[NUMBER OF PAGES] 6

(21) 【出願番号】

特願平 9 - 3 3 1 2 0 3

(21)[APPLICATION NUMBER]

Japanese Patent Application No. 9-331203

(22) 【出願日】

平成 9 年 ( 1 9 9 7 ) 1 1 月 1  
4 日

(22)[DATE OF FILING]

November 14th, Heisei 9 (1997)

【新規性喪失の例外の表示】

特許法第 3 0 条第 1 項適用申請  
有り 1 9 9 7 年 1 0 月 2 日  
社団法人応用物理学会発行の  
「1 9 9 7 年 (平成 9 年) 秋季  
第 5 8 回応用物理学会学術講演  
会予稿集第 1 分冊」に発表[The display of the exception of lack of  
novelty]There are Article 30 of a patent law, 1st-item  
application. October 2nd, 1997 It was  
announced at " 1997 (Heisei 9) autumn, the  
collection of the 58th applied-physics meeting  
scientific lecture-meeting manuscript and the  
1st separate volume" of corporation applied-  
physics meeting issue.

(71) 【出願人】

(71)[PATENTEE/ASSIGNEE]

【識別番号】

0 0 0 2 0 5 3 5 1

[PATENTEE/ASSIGNEE CODE]

000205351

【氏名又は名称】

住友シチックス株式会社

Sumitomo Sitix Corp.

【住所又は居所】

兵庫県尼崎市東浜町 1 番地

[ADDRESS]

Hyogo Prefecture Amagasaki-shi Higashi  
Hamacho 1

(72) 【発明者】

(72)[INVENTOR]

【氏名】 森本 信之

MORIMOTO, Nobuyuki

【住所又は居所】

[ADDRESS]

佐賀県杵島郡江北町大字上小田  
2201番地 住友シチックス  
株式会社内Saga prefecture Kishima Kohoku-cho  
Kami Oda 2201 Sumitomo Sitix Corp.

(72)【発明者】

(72)[INVENTOR]

【氏名】 足立 尚志

ADACHI, Takashi

【住所又は居所】

[ADDRESS]

佐賀県杵島郡江北町大字上小田  
2201番地 住友シチックス  
株式会社内Saga prefecture Kishima Kohoku-cho  
Kami Oda 2201 Sumitomo Sitix Corp.

(72)【発明者】

(72)[INVENTOR]

【氏名】 佐野 正和

SANO, Masakazu

【住所又は居所】

[ADDRESS]

佐賀県杵島郡江北町大字上小田  
2201番地 住友シチックス  
株式会社内Saga prefecture Kishima Kohoku-cho  
Oaza Kami Oda 2201 Sumitomo Sitix Corp.

(74)【代理人】

(74)[PATENT ATTORNEY]

【弁理士】

【氏名又は名称】 押田 良久

OSHIDA, Takahisa

(57)【要約】

(57)[SUMMARY]

**【課題】**

シリコン半導体基板上にシリコンエピタキシャル層を形成した後、短時間で基板内部にIG効果の期待できる程度の微小欠陥を析出させることが可能なシリコン半導体基板の熱処理方法と、前記熱処理方法を実施しながら生産性の向上を図ることが可能なシリコンエピタキシャル成長装置を用いた熱処理装置の提供。

**【解決手段】**

シリコンエピタキシャル層を形成した後、非酸化性雰囲気で所要の昇温速度で1200～1300℃に急速加熱し、短時間保持後に、所要の降温速度で急速冷却することにより、基板内部に所要密度のBMDを得られる。

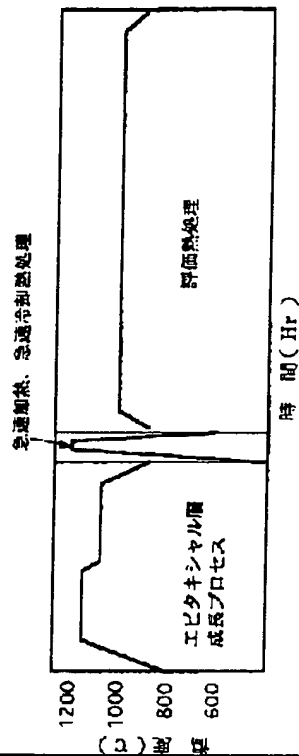
**[SUBJECT]**

After forming a silicon epitaxial layer on a silicon semiconductor substrate, the heat-treating method of the silicon semiconductor substrate which can make the inside of a substrate precipitate the micro defect of the degree which can anticipate IG effect in a short time, An offer of the thermal treatment equipment using the silicon epitaxial-growth apparatus which can achieve the improvement in productivity, putting the above-mentioned heat-treating method into effect.

**[SOLUTION]**

After forming a silicon epitaxial layer, a rapid heating is performed to 1200-1300 degrees C by required temperature drop in non-oxidising atmosphere.

BMD of a required density is obtained inside a substrate by performing a quick cooling at required temperature-drop velocity after a short-time maintenance.



Quick heating, quick cooling heat process	
Temperature (degrees C)	
Epitaxial Layer Growth Process	Estimated Heat Process
Time (hr)	

## 【特許請求の範囲】

## [CLAIMS]

## 【請求項 1】

シリコン半導体基板上にシリコンエピタキシャル層を形成した後、非酸化性雰囲気内で1200°C以上に昇温し、1200～1300°Cの範囲内で5～300秒保持後、降温速度10°C/秒以上で冷却して、基板内部に $1 \times 10^8$  (cm<sup>-3</sup>)以上のBM Dを得るシリコン半導体基板の熱処理方法。

## [CLAIM 1]

After forming a silicon epitaxial layer on a silicon semiconductor substrate, a temperature rise is performed to 1200 degrees C or more within non-oxidising atmosphere.

It cools after a 5-300 seconds maintenance within the limits of 1200-1300 degrees C above the 10 degrees-C / second in temperature drop velocity.

The heat-treating method of the silicon semiconductor substrate which obtains inside a

substrate BMD more than  $1 \times 10^8$  (cm<sup>-3</sup>).

**【請求項 2】**

請求項 1 において、室温～900℃より昇温速度 10～100℃/秒で 1200～1250℃の範囲に昇温し、5～60秒保持した後、降温速度 50～100℃/秒で 900℃～室温まで冷却するシリコン半導体基板の熱処理方法。

**[CLAIM 2]**

In Claim 1, a temperature rise is performed to the range of 1200-1250 degrees C by the 10-100 degrees-C / second of temperature drops from room-temperature -900 degree C.

The heat-treating method of the silicon semiconductor substrate cooled to 900 degrees C - a room temperature by the 50-100 degrees-C / second in temperature-drop velocity after maintaining for 5 to 60 seconds.

**【請求項 3】**

請求項 1 において、シリコンエピタキシャル成長装置を用い、エピタキシャル成長プロセスに続いて連続して熱処理するシリコン半導体基板の熱処理方法。

**[CLAIM 3]**

The heat-treating method of the silicon semiconductor substrate continuously heat-treated in Claim 1 following an epitaxial-growth process using silicon epitaxial-growth apparatus.

**【請求項 4】**

基板のハンドリングシステムを中心にマルチチャンバー構造を有するシリコンエピタキシャル成長装置において、少なくとも 1 つのチャンバーに急速加熱および急速冷却の熱処理が可能な熱処理装置を設けた請求項 1 のシリコン半導体基板の熱処理装置。

**[CLAIM 4]**

The thermal treatment equipment of the silicon semiconductor substrate of Claim 1 which provided at least the thermal treatment equipment which can heat-treat a rapid heating and a quick cooling in the one chamber in the silicon epitaxial-growth apparatus which has the multi chamber structure centring around the handling system of a substrate.

**【発明の詳細な説明】****[DETAILED DESCRIPTION OF INVENTION]****【0001】****[0001]**

**【発明の属する技術分野】**

この発明は、シリコン半導体基板上にシリコンエピタキシャル層を形成したシリコン半導体基板の熱処理方法に係り、基板上にシリコンエピタキシャル層を形成したのち、非酸化性雰囲気内で急速加熱および急速冷却の高温短時間熱処理を施すことにより、効率よく基板内部にIG効果の期待できる程度の微小欠陥を析出させるシリコン半導体基板の熱処理方法と、マルチチャンバー構造のエピタキシャル成長装置に急速加熱及び急速冷却が可能な熱処理装置を有するチャンバーを設けた熱処理装置に関する。

**【0002】****【従来の技術】**

シリコン半導体基板の製造工程において、金属不純物を半導体基板内部に取り込む方法として、Intrinsic Gettering (以後IGと記載) 法が知られており、これは、シリコン半導体基板内部の微小欠陥 (Bulk Micro Defect、以後BMDと記載) を利用する方法である。

**[TECHNICAL FIELD]**

This invention concerns on the heat-treating method of the silicon semiconductor substrate which formed the silicon epitaxial layer on the silicon semiconductor substrate.

After forming a silicon epitaxial layer on a substrate, it relates by applying high-temperature short-time heat treating of a rapid heating and a quick cooling within non-oxidising atmosphere to the thermal treatment equipment which provided the chamber which has the thermal treatment equipment in which a rapid heating and a quick cooling are possible, in the heat-treating method of the silicon semiconductor substrate which makes the inside of a substrate precipitate efficiently the micro defect of the degree which can anticipate IG effect, and the epitaxial-growth apparatus of the multi chamber structure.

**[0002]****[PRIOR ART]**

It is Intrinsic as the method of receiving a metal-impurity object inside a semiconductor substrate in the manufacturing process of a silicon semiconductor substrate. Gettering (henceforth IG and description) method is known.

This is the method of utilising the micro defect inside a silicon semiconductor substrate (it describing as BMD Bulk Micro Defect and henceforth).

## 【0003】

その具体的例として、例えば、予め酸化性雰囲気内で1100℃以上の高温熱処理を施し、シリコン半導体基板の表層格子間酸素を外方拡散させ無欠陥層(Denuded Zone、以後DZ層と記載)を形成させたのち、低温処理にてシリコン半導体基板内部にBMDを形成させたウェーハ(DZ-IGウェーハ)が、デバイス工程で適用されている。

## 【0004】

また、シリコン半導体基板上にシリコンエピタキシャル層を成長させたエピタキシャルウェーハにもIGの適用がなされている。しかし、エピタキシャルウェーハは、その成膜プロセスにおいて高温熱処理を施すために、酸素析出核の縮小、消滅が起こる。従って、デバイスプロセス中において、ゲッタリングに必要な酸素析出物の密度およびサイズが確保できない。

## 【0005】

上記問題を解決するために、いくつかの提案がなされている。例えば、特開平3-50186号では、エピタキシャル層形成前に700~900℃で4時間以上の低温熱処理を施し、予め

## [0003]

It considers as that concrete example, for example, high-temperature heat treating of 1100 degrees C or more is beforehand applied within an oxidising atmosphere.

After making the defective layer (it describes as DZ layer Denuded Zone and henceforth) without performing the outside diffusion of oxygen between surface lattices of a silicon semiconductor substrate form, the wafer (DZ-IG wafer) which made BMD form on the inside of a silicon semiconductor substrate by low-temperature process is applied at the device process.

## [0004]

Moreover, application of IG is formed by the epitaxial wafer which grew the silicon epitaxial layer on the silicon semiconductor substrate.

However, in order that an epitaxial wafer may apply high-temperature heat treating in that film-forming process, the reduction of an oxygen precipitation nucleus and disappearance arise.

Therefore, the density and size of oxygen deposit required for a gettering are not securable in a device process.

## [0005]

Some proposals are formed in order to solve an above-mentioned problem.

For example, a low hot-temperature process of 4 hours or more is applied at 700-900 degrees C before the epitaxial stratification at unexamined Japanese patent No. 3-50186.



酸素析出核を形成もしくは、成長させ、その後エピタキシャル成長を行う方法が提案されている。一方、特開昭63-198334号では、エピタキシャル層形成後に、650～900℃で4～20時間の熱処理を施し、酸素析出物を形成させる方法が提案されている。

Beforehand, an oxygen precipitation nucleus is made to form. Or, it is made to grow.

The method of performing an epitaxial growth after that is proposed.

On the one side, heat treating of 4-20 hours is applied at 650-900 degrees C after the epitaxial stratification at unexamined Japanese patent No. 63-198334.

The method of making oxygen deposit form is proposed.

【0006】

[0006]

【発明が解決しようとする課題】

シリコン半導体基板上にシリコンエピタキシャル層を成長させる熱処理において、シリコン半導体基板の格子間酸素濃度が $1 \sim 17 \times 10^{17}$  (atoms/cm<sup>3</sup>)、比抵抗が0.01～100 (Ωcm)のシリコンウェーハを、例えば図7に従来のエピタキシャル成長プロセスを示すように、1150℃程度で塩酸ガス導入によるウェーハ表面のクリーニングを行い、その後、1100℃程度でエピタキシャル膜の成長を行う。

[PROBLEM ADDRESSED]

In heat treating which grows a silicon epitaxial layer on a silicon semiconductor substrate, the oxygen density between lattices of a silicon semiconductor substrate is 11 to 17\*10<sup>17</sup> (atoms/cm<sup>3</sup>). A specific resistance becomes as follows the silicon wafer of 0.01-100 (OMEGA) (cm), as a conventional epitaxial-growth process is shown, for example, in Fig. 7. The wafer surface by hydrochloric-acid gas guide is cleaned at about 1150 degrees C.

Then, an epitaxial film is grown at about 1100 degrees C.

【0007】

しかし、前記熱処理では、シリコン半導体基板内部のBMD成長が抑制され、ゲッターリングに必要なBMD密度およびサイズ

[0007]

However, in above-mentioned heat treating, BMD growth inside a silicon semiconductor substrate is suppressed.

BMD density and size required for a gettering

が確保できない。そのため、前記のエピタキシャル層形成前後に酸素析出物を形成あるいは成長させる手法が適用されている。

**【0008】**

ところで、エピタキシャル層形成前の熱処理に関しては、エピタキシャル層の表面品質劣化が懸念される。また熱処理時間に関して、従来の方法では、いずれもエピタキシャル層形成前後に4時間以上の熱処理が必要となるため、生産性が低下する問題がある。

**【0009】**

この発明は、シリコン半導体基板上にシリコンエピタキシャル層を形成した後、短時間で基板内部にIG効果の期待できる程度の微小欠陥を析出させることが可能なシリコン半導体基板の熱処理方法の提供を目的とし、且つ前記熱処理方法を実施しながら生産性の向上を図ることが可能なシリコンエピタキシャル成長装置を用いた熱処理装置の提供を目的としている。

**【0010】**

【課題を解決するための手段】

are not securable.

Therefore, the technique of forming or growing oxygen deposit is applied before and after the above-mentioned epitaxial stratification.

**[0008]**

Incidentally, it relates to the heat treating before the epitaxial stratification, and it is anxious about surface quality degradation of an epitaxial layer.

Moreover it relates to a heat-treating time.

By the conventional method, since heat treating of 4 hours or more is each required before and after the epitaxial stratification, there is a problem which productivity reduce.

**[0009]**

This invention becomes as follows after forming a silicon epitaxial layer on a silicon semiconductor substrate. It aims at an offer of the heat-treating method of the silicon semiconductor substrate which can make the inside of a substrate precipitate the micro defect of the degree which can anticipate IG effect in a short time.

And it aims at the offer of the thermal treatment equipment using the silicon epitaxial-growth apparatus which can achieve the improvement in productivity, putting the above-mentioned heat-treating method into effect.

**[0010]**

**[SOLUTION OF THE INVENTION]**

発明者は、シリコンエピタキシャル層を形成した後、短時間で基板内部にIG効果の期待できる程度の微小欠陥を析出させることが可能なシリコン半導体基板の熱処理方法を目的に種々検討した結果、シリコンエピタキシャル層を形成した後、非酸化性雰囲気中で1200～1300℃に急速加熱し、短時間保持後に、所要の降温速度で急速冷却することにより、基板内部に所要密度のBMDを得られることを知見し、この発明を完成した。

## 【0011】

すなわち、この発明は、エピタキシャルウェーハにおいて、デバイスプロセス中に十分なIG効果を得るための熱処理方法であり、例えばシリコン半導体基板の格子間酸素濃度が $11 \sim 17 \times 10^{17}$  (atoms/cm<sup>3</sup>)、比抵抗が0.01～100 (Ωcm)のシリコンウェーハにシリコンエピタキシャル層を形成させたのち、例えば非酸化性雰囲気内で昇温速度1～200℃/秒で1200℃以上に昇温し、1200～1300℃の範囲内で5～300秒保持後、降温速度10～200℃/秒で900℃～室温程度まで冷却することで、基板内部に $1 \times 10^8$  (cm<sup>-3</sup>)以上のBMDを得る

The inventor did various examination for the purpose of the heat-treating method of the silicon semiconductor substrate which can make the inside of a substrate precipitate the micro defect of the degree which can anticipate IG effect in a short time, after having formed the silicon epitaxial layer.

As a result, after forming a silicon epitaxial layer, a rapid heating is performed to 1200-1300 degrees C in non-oxidising atmosphere.

It realises obtaining BMD of a required density inside a substrate by performing a quick cooling at required temperature-drop velocity after a short-time maintenance.

This invention was perfected.

## [0011]

That is, this invention is the heat-treating method for obtaining IG effect sufficient in a device process in an epitaxial wafer.

For example, the oxygen density between lattices of a silicon semiconductor substrate is 11 to  $17 \times 10^{17}$  (atoms/cm<sup>3</sup>). After a specific resistance makes a silicon epitaxial layer form on the silicon wafer of 0.01-100 (OMEGA) (cm), for example, a temperature rise is performed to 1200 degrees C or more by the 1-200 degrees-C / second of temperature drops within non-oxidising atmosphere.

It is cooling to 900 degrees C - the room-temperature degree by 5-300 seconds maintenance back and the 10-200 degrees-C / second in temperature-drop velocity within the limits of 1200-1300 degrees C, and it is the heat-treating method of the silicon semiconductor substrate which can obtain

ことができるシリコン半導体基板の熱処理方法である。

inside a substrate BMD more than  $1 \times 10^8$  (cm<sup>-3</sup>).

#### 【0012】

さらに、発明者は、マルチチャンバー構造を有するシリコンエピタキシャル成長可能な熱処理装置において、少なくとも1つのチャンバーに前記記載の急速加熱および急速冷却可能な熱処理装置を具備することで、エピタキシャル層形成工程中に、上記の急速加熱および急速冷却の高温短時間熱処理を行うことにより、効率よく短時間で連続的に熱処理を行うことができることを知見し、この発明を完成した。

#### [0012]

Furthermore, an inventor is comprising at least the thermal treatment equipment in which the rapid heating of an above-mentioned description and a quick cooling are possible, to one chamber in the thermal treatment equipment which has the multi chamber structure and in which a silicon epitaxial growth is possible, and it realises that it can heat-treat continuously efficiently in a short time by performing high-temperature short-time heat treating of the above-mentioned rapid heating and a quick cooling in an epitaxial stratification process.

This invention was perfected.

#### 【0013】

##### 【発明の実施の形態】

この発明において、対象とするシリコン半導体基板は、その格子間酸素濃度が  $11 \sim 17 \times 10^{17}$  (atoms/cm<sup>3</sup>)、比抵抗が  $0.01 \sim 100$  ( $\Omega$  cm) の基板である。先の比抵抗値の範囲を対象とするのは、エピタキシャル成長プロセスで酸素析出物の成長抑制が顕著となるためであり、また、格子間酸素濃度の範囲に関してはシリコン半導体基板の格子間酸素濃度が  $11 \times 10^{17}$  (atoms

#### [0013]

##### [Embodiment]

The oxygen density between that lattice is  $11$  to  $17 \times 10^{17}$  (atoms/cm<sup>3</sup>) in the target silicon semiconductor substrate in this invention. A specific resistance is the substrate of  $0.01$ - $100$  (OMEGA) (cm).

It is aimed at the range of previous specific-resistance value for growth suppressing of oxygen deposit becoming remarkable in an epitaxial-growth process.

Moreover, if the oxygen density between lattices of a silicon semiconductor substrate is under  $11 \times 10^{17}$  (atoms/cm<sup>3</sup>), it relates to the range of the oxygen density between lattices,

／ $\text{cm}^3$ ) 未満では、基板内部のBMD密度が、 $1 \times 10^8$  ( $\text{cm}^3$ ) 以下となりゲッタリング効率が低下し、また格子間酸素濃度が  $17 \times 10^{17}$  (atoms /  $\text{cm}^3$ ) を越えると、BMD密度が  $1 \times 10^{10}$  ( $\text{cm}^3$ ) 以上となり、基板の機械的強度が弱くなるためである。

BMD density inside a substrate becomes below  $1 \times 10^8$  ( $\text{cm}^3$ ), and a gettering efficiency reduces.

Moreover if the oxygen density between lattices exceeds  $17 \times 10^{17}$  (atoms/ $\text{cm}^3$ ), 1\*more than  $10^{10}$  ( $\text{cm}^3$ ) will be the BMD density.

The mechanical strength of a substrate is because it becomes weak.

#### 【0014】

以下に、この発明による熱処理方法を図1に基づいて説明する。この発明の熱処理方法における特徴である急速加熱および急速冷却の熱処理は、エピタキシャル成長プロセス終了後、例えば、非酸化性雰囲気内で昇温速度  $1 \sim 200^\circ\text{C}/\text{秒}$  で  $1200^\circ\text{C}$  以上に昇温し、 $1200 \sim 1300^\circ\text{C}$  の範囲内で  $5 \sim 300$  秒保持後、降温速度  $10 \sim 200^\circ\text{C}/\text{秒}$  で冷却する。この熱処理の開始温度は、室温  $\sim 900^\circ\text{C}$  程度、また終了温度は  $900^\circ\text{C} \sim$  室温の範囲内でよい。

#### [0014]

Below, the heat-treating method by this invention is explained based on Fig. 1.

The temperature rise of the heat treating of the rapid heating which is the characteristic in the heat-treating method of this invention, and a quick cooling is performed to 1200 degrees C or more by the 1-200 degrees-C / second of temperature drops after the epitaxial-growth process completion (for example, inside of non-oxidising atmosphere).

After a 5-300 seconds maintenance within the limits of 1200-1300 degrees C, it cools by the 10-200 degrees-C / second in temperature-drop velocity.

The start temperature of this heat treating becomes as follows. It is about 900 degrees C from a room temperature. Moreover completion temperature is sufficient within the limits of 900 degrees C - a room temperature.

#### 【0015】

この発明において、非酸化性雰囲気としては、 $\text{N}_2$ 、 $\text{Ar}$  などの不活性ガス雰囲気が望ましい。

#### [0015]

In this invention, inert-gas atmosphere, such as  $\text{N}_2$  and  $\text{Ar}$ , is desirable as non-oxidising atmosphere.

## 【0016】

また、急速加熱および急速冷却の熱処理条件としては、降温速度を $10^{\circ}\text{C}/\text{秒}$ 未満、または、保持時間を5秒未満、または、熱処理温度を $1200^{\circ}\text{C}$ 未満で行った場合、シリコン半導体基板にはBMDの析出量が少なく十分なIG効果が得られず、昇温速度、降温速度が $200^{\circ}\text{C}/\text{秒}$ を超える場合、または、熱処理時間が300秒を超える場合、または熱処理温度が $1300^{\circ}\text{C}$ を超える場合、いずれの条件下でもシリコン半導体基板にスリップ転移が発生する問題があるため、前述の範囲が好ましい。なお、スリップの発生が防止できる基板保持治具や装置を用いることができる場合は、特に前記の昇温速度、降温速度の上限は不要である。

## 【0017】

この発明において、熱処理はランプアニール炉で行うことが好ましく、生産性、効率の向上のため昇温速度は少なくとも $1^{\circ}\text{C}/\text{秒}$ 以上とするが、その熱源であるランプの耐久性を低下させないため、また、熱処理時間に関して、60秒以上ではBMDの析出量に著しい変化がないこ

## [0016]

Moreover, as a rapid heating and heat-treating conditions of a quick cooling, it is temperature-drop velocity under a  $10^{\circ}\text{C} / \text{second}$ . Or, when less than 5 seconds or heat-treating temperature is performed a holding time at less than 1200 degrees C, IG effect that the amount of precipitation of BMD is few and is sufficient is not obtained by the silicon semiconductor substrate. When a temperature drop and temperature-drop velocity exceed a  $200^{\circ}\text{C} / \text{second}$ , Or, when a heat-treating time exceeds 300 seconds, Or when heat-treating temperature exceeds 1300 degrees C, Since the problem which slip transfer generates is in a silicon semiconductor substrate also on any conditions, the above-mentioned range is desirable.

In addition, when the substrate maintenance jig and the apparatus which can prevent generating of a slip can be used, especially the upper limit of the above-mentioned temperature drop and temperature-drop velocity is unnecessary.

## [0017]

In this invention, it is desirable to perform heat treating at a lamp annealing reactor.

A temperature drop costs an at least one degree more than for  $^{\circ}\text{C} / \text{second}$  for the improvement in productivity and an efficiency.

However, in order not to make the endurance of the lamp which is that heat source reduce, it relates to a heat-treating time.

Since there is no remarkable change in the

とから、昇温速度 10～100℃/秒で 1200～1250℃の範囲に昇温し、5～60秒保持した後、降温速度 50～100℃/秒で 900℃～室温まで冷却する工程が特に好ましい。

**【0018】**

次にこの発明におけるエピタキシャル成長装置を用いた熱処理装置に関して図2に基づいて説明する。図示の熱処理装置は、マルチチャンバー構造を有するシリコンエピタキシャル成長可能な熱処理装置において、少なくとも1つのチャンバーに前記条件の急速加熱および急速冷却を実施可能な熱処理装置を具備しており、ここでは、この発明の急速加熱および急速冷却の熱処理は、シリコン半導体基板上にエピタキシャル層を形成するためのチャンバーと隣接するチャンバーにおいて連続的に熱処理を行う。

**【0019】**

ハンドリングシステム1は、密閉されたハンドリング室2の中央に配置され、円形のハンドリング室2の外周部に配置されるロード室3で受け取ったシリコンウェーハ4を同様に円形のハ

amount of precipitation of BMD in 60 seconds or more, a temperature rise is performed to the range of 1200-1250 degrees C by the 10-100 degrees-C / second of temperature drops.

After maintaining for 5 to 60 seconds, the process cooled to 900 degrees C - a room temperature by the 50-100 degrees-C / second in temperature-drop velocity is especially preferable.

**[0018]**

Next it relates to the thermal treatment equipment using the epitaxial-growth apparatus in this invention, and it explains based on Fig. 2.

The thermal treatment equipment of illustration has comprised at least the thermal treatment equipment which can perform the rapid heating and the quick cooling of above-mentioned conditions, to the one chamber in the thermal treatment equipment which has the multi chamber structure and in which a silicon epitaxial growth is possible.

Here, the rapid heating of this invention and heat treating of a quick cooling heat-treat continuously in the chamber for forming an epitaxial layer on a silicon semiconductor substrate, and the chamber to which it is adjacent.

**[0019]**

The handling chamber 2 to which the air-tight of the handling system 1 was performed is arranged central.

After transferring the silicon wafer 4 received by the load chamber 3 arranged on the periphery of the circular handling chamber 2 to the

ンドリング室2の外周部に配置されるエピタキシャル形成室5, 6に移送してエピタキシャル層を形成した後、隣接する急速加熱冷却室7で所定の急速加熱冷却の熱処理を行い、その後クーリングステーション8で室温まで冷却し、搬出室9より装置外へ出すよう構成されている。

### 【0020】

この発明において、マルチチャンバー構造でない単一チャンバー構造の場合は、急速加熱冷却の熱処理を行う際、エピタキシャル成長後に急速加熱および急速冷却の熱処理を行うことになり、一枚当たりの熱処理時間が長く、生産性が悪くなる問題が生じる。従って、マルチチャンバー構造を有する熱処理炉を用いることで、生産性の悪化を招くことなく、効率的な熱処理が可能となる。

### 【0021】

#### 【実施例】

##### 実施例1

CZ法により育成された面方位(100)、格子間酸素濃度が $11 \sim 17 \times 10^{17}$  (atoms/cm<sup>3</sup>)、比抵抗が1 (Ωcm)以上の200mm外径の

epitaxial formation chambers 5 and 6 similarly arranged on the periphery of the circular handling chamber 2 and forming an epitaxial layer, predetermined rapid-heating cooling is heat-treated by the rapid-heating cooling chamber 7 to which it is adjacent.

It cools to a room temperature after that at the cooling station 8.

It consists of a sending-out chamber 9 so that it may give out of apparatus.

### [0020]

In this invention, in the case of the single chamber structure which is not multi chamber structure, when heat-treating rapid-heating cooling, heat treating of a rapid heating and a quick cooling will be performed after an epitaxial growth.

The heat-treating time per sheet is long.

The problem which productivity become bad is produced.

Therefore, efficient heat treating can be performed by using the heat-treat furnace which has the multi chamber structure, without causing deterioration of productivity.

### [0021]

#### [Example]

##### Example 1

The surface bearing (100) as for the growth was performed by the CZ process, and the oxygen density between lattices are 11 to  $17 \times 10^{17}$  (atoms/cm<sup>3</sup>). To the silicon wafer of 200 mm outer diameter more than 1 (OMEGA)



シリコンウェーハに図1に示す  
ごときヒートパターンの熱処理  
を施した。まず、シリコンウェ  
ーハ上にシリコンエピタキシャル  
層を形成したのち、室温まで  
冷却してからランプアニール炉  
にてアルゴン雰囲気内で、昇温  
速度  $50^{\circ}\text{C}/\text{秒}$  で  $1150 \sim 1300^{\circ}\text{C}$  の種々温度に昇温後、  
60秒保持したのち、降温速度  
 $100^{\circ}\text{C}/\text{秒}$  で  $600^{\circ}\text{C}$  まで冷  
却する熱処理を施した。その後、  
前記ウェーハの酸素析出物を成  
長させるため酸素雰囲気内で  
 $1000^{\circ}\text{C}$ 、16時間の熱処理を  
施した。

#### 【0022】

シリコンウェーハ内部のBMD  
を観察するため、シリコンウェ  
ーハの断面をライトエッチ液に  
て  $2\mu\text{m}$  エッチングを施し、そ  
の断面を光学顕微鏡でエッチピ  
ットとして密度をカウントし  
た。その結果を図3に示す。こ  
の時のライトエッチ液の配合比  
は以下の通りである。

HF : HNO<sub>3</sub> : CrO<sub>3</sub> : Cu  
(NO<sub>3</sub>)<sub>2</sub> : H<sub>2</sub>O : CH<sub>3</sub>COOH = 60cc : 30cc :  
30cc : 2g : 60cc : 60cc

(応用物理, 45, 1055 (1976) 高野幸男、牧道義 参  
照)

(cm), the specific resistance heat-treated the  
heat pattern, as shown in Fig. 1.

First, After forming a silicon epitaxial layer on  
a silicon wafer, after cooling to a room  
temperature, it is within argon atmosphere in a  
lamp annealing reactor. After a temperature rise  
in various temperature of 1150-1300 degrees C  
by the 50 degrees-C / second of temperature  
rise, after maintaining for 60 seconds, heat  
treating cooled to 600 degrees C by the 100  
degrees-C / second in temperature-drop  
velocity was applied.

Then, in order to grow oxygen deposit of an  
above-mentioned wafer, heat treating of for 16  
hours at 1000 degrees C was applied within  
oxygen atmosphere.

#### [0022]

In order to observe BMD inside a silicon wafer,  
2 micrometer etching is applied the cross  
section of a silicon wafer by the light etching  
solution.

The density was counted that cross section  
as an etch pit by the light microscope.

The result is shown in Fig. 3.

The compounding ratios of the light etching  
solution at this time are as follows.

HF:HNO<sub>3</sub>:CrO<sub>3</sub>:Cu(NO<sub>3</sub>)<sub>2</sub>:H<sub>2</sub>O:CH<sub>3</sub>COOH=6  
0cc:30cc:30cc:2g:60cc:60cc

(Refer "applied physics", 45, 1055 (1976)  
TAKANO Yukio, and MAKI Michiyoshi)

## 【0023】

図3より、シリコンウェーハ内部にIG効果が期待できる程度のBMDを得るためには、ランプアニール処理温度としては、1200℃以上が必要であり、その時のBMD密度は $4 \times 10^8 \sim 5 \times 10^9$  (cm<sup>-3</sup>)であることがわかる。一方、ランプアニール処理温度を1300℃にした場合、BMD密度に著しい変化はなく、かつシリコンウェーハの支持部からスリップ転位が発生していた。

## 【0024】

また、シリコン半導体基板の格子間酸素濃度としては、 $11 \sim 17 \times 10^{17}$  (atoms/cm<sup>3</sup>)の範囲のものが適用できることが確認できた。さらに、その時のシリコンウェーハ4断面は図6に示されるような構造となっており、表面からおおよそ100μmの深さの範囲が無欠陥層10であった。

## 【0025】

## 比較例1

実施例1で使用したシリコンウェーハを用いて、エピタキシャル層成長プロセスを行った後、酸素析出物を成長させるために、酸素雰囲気内で1000℃、16時間の熱処理を施した。次いで実施例1と同様にBMDを

## [0023]

In order to obtain BMD which is the degree which can anticipate IG effect to the inside of a silicon wafer, as lamp annealing process temperature, 1200 degrees C or more are more nearly required than Fig. 3.

It turns out that BMD density at that time is  $4 \times 10^8$  to  $5 \times 10^9$  (cm<sup>-3</sup>).

On the one side, when lamp annealing process temperature was made into 1300 degrees C, there is no change remarkable in BMD density, and slip transition had generated it from the support part of a silicon wafer.

## [0024]

Moreover, as an oxygen density between lattices of a silicon semiconductor substrate, it has confirmed that the range of 11 to  $17 \times 10^{17}$  (atoms/cm<sup>3</sup>) was applicable.

Furthermore, silicon wafer 4 cross section at that time forms the structure which is shown in Fig. 6.

The range of about 100-micrometer depth was the defect-free layer 10 from the surface.

## [0025]

## Comparative Example 1

The silicon wafer which was used in the example 1 is used.

After performing an epitaxial layer-formation length process, in order to grow oxygen deposit, heat treating of for 16 hours at 1000 degrees C was applied within oxygen atmosphere.

Subsequently BMD was observed as the

観察した結果、図3のnon example 1.

RTA (as Epi) に示すように、 $1.3 \times 10^7$  (cm<sup>-3</sup>) 以下となりBMDの析出が少ないことが確認された。

As a result, it is non of Fig. 3. As shown in RTA (as Epi), it becomes below  $1.3 \times 10^7$  (cm<sup>-3</sup>), and it was confirmed that precipitation of BMD is few.

### 【0026】

#### 実施例2

CZ法により育成された面方位(100)、格子間酸素濃度が $11 \sim 17 \times 10^{17}$  (atoms/cm<sup>3</sup>)、比抵抗が1 (Ωcm) 以上の200mm外径のシリコンウェーハに図1に示すごときヒートパターンの熱処理を施した。まず、シリコンウェーハ上にシリコンエピタキシャル層を形成したのち、ランプアニール炉にてアルゴン雰囲気内で、昇温速度50℃/秒で1150～1300℃の種々温度に昇温後、5秒、60秒、120秒、300秒保持したのち、降温速度100℃/秒で600℃まで冷却する熱処理を施した。その後、前記ウェーハの酸素析出物を成長させるため酸素雰囲気内で1000℃、16時間の熱処理を施した。次いで実施例1と同様にBMDを観察した結果を図4に示す。

### 【0027】

一方、前記シリコンエピタキシャル層を形成したウェーハをランプアニール炉にてアルゴン雰

### [0026]

#### Example 2

The surface bearing (100) as for the growth was performed by the CZ process, and the oxygen density between lattices are 11 to  $17 \times 10^{17}$  (atoms/cm<sup>3</sup>). To the silicon wafer of 200 mm outer diameter more than 1 (OMEGA) (cm), the specific resistance heat-treated the heat pattern, as shown in Fig. 1.

First, after forming a silicon epitaxial layer on a silicon wafer, after a temperature rise in various temperature of 1150-1300 degrees C by the 50 degrees-C / second of temperature rise within argon atmosphere at a lamp annealing reactor, for 5 seconds, for 60 seconds, after maintaining for 300 seconds, heat treating cooled to 600 degrees C by the 100 degrees-C / second in temperature-drop velocity was applied for 120 seconds.

Then, in order to grow oxygen deposit of an above-mentioned wafer, heat treating of for 16 hours at 1000 degrees C was applied within oxygen atmosphere.

Subsequently the result which observed BMD as the example 1 is shown in Fig. 4.

### [0027]

On the one side, the wafer which formed the above-mentioned silicon epitaxial layer becomes as follows after a temperature rise to

囲気内で、昇温速度  $50^{\circ}\text{C}/\text{秒}$  で  $1150 \sim 1300$  の種々温度に昇温後、 $60$  秒保持したのち、降温速度  $10^{\circ}\text{C}/\text{秒}$ 、 $50^{\circ}\text{C}/\text{秒}$ 、 $100^{\circ}\text{C}/\text{秒}$ 、 $200^{\circ}\text{C}/\text{秒}$  で  $600^{\circ}\text{C}$  まで冷却する熱処理を施した。その後、前記ウェーハの酸素析出物を成長させるため酸素雰囲気内で  $1000^{\circ}\text{C}$ 、 $16$  時間の熱処理を施した。次いで実施例 1 と同様に BMD を観察した結果を図 5 に示す。

#### 【0028】

図 4、5 より、シリコン半導体基板の格子間酸素濃度が  $11 \sim 17 \times 10^{17}$  ( $\text{atoms}/\text{cm}^3$ ) の範囲であり、急速加熱冷却の熱処理条件としては、 $1200^{\circ}\text{C}$  以上であり、かつ熱処理時間として  $5$  秒以上であればシリコン基板内部に  $1 \times 10^8 \sim 8 \times 10^9$  ( $\text{cm}^{-3}$ ) の BMD が得られ、十分な IG 効果が期待できることが確認できた。また、 $60$  秒以上の熱処理時間では、BMD 密度の著しい変化が見られなかった。

#### 【0029】

また、降温速度についても、 $10^{\circ}\text{C}/\text{秒}$  以上であれば  $1 \times 10^8 \sim 5 \times 10^9$  ( $\text{cm}^{-3}$ ) の BMD が得られた。しかし  $100^{\circ}\text{C}$

the various temperature of  $1150 \sim 1300$  by the  $50^{\circ}\text{C}/\text{second}$  of temperature rise within argon atmosphere at a lamp annealing reactor. After maintaining for  $60$  seconds, heat treating cooled to  $600^{\circ}\text{C}$  by the  $10^{\circ}\text{C}/\text{second}$  in temperature-drop velocity, the  $50^{\circ}\text{C}/\text{second}$ , the  $100^{\circ}\text{C}/\text{second}$ , and the  $200^{\circ}\text{C}/\text{second}$  was applied.

Then, in order to grow oxygen deposit of an above-mentioned wafer, heat treating of for  $16$  hours at  $1000^{\circ}\text{C}$  was applied within oxygen atmosphere.

Subsequently the result which observed BMD as the example 1 is shown in Fig. 5.

#### [0028]

The range of the oxygen density between lattices of a silicon semiconductor substrate is  $11$  to  $17 \times 10^{17}$  ( $\text{atoms}/\text{cm}^3$ ) from Figs. 4 and 5.

As heat-treating conditions of rapid-heating cooling, it is  $1200^{\circ}\text{C}$  or more.

And if it is  $5$  seconds or more as a heat-treating time, BMD of  $1 \times 10^8$  to  $8 \times 10^9$  ( $\text{cm}^{-3}$ ) will be obtained inside a silicon substrate.

It has confirmed that sufficient IG effect was expectable.

Moreover, a remarkable change of BMD density was not observed in the heat-treating time for  $60$  seconds or more.

#### [0029]

Moreover, also about temperature-drop velocity, when it was more than the  $10^{\circ}\text{C}/\text{second}$ , BMD of  $1 \times 10^8$  to  $5 \times 10^9$  ( $\text{cm}^{-3}$ ) was obtained.

／秒以上の降温速度では、BMD密度の著しい変化はなく、またシリコンウェーハの支持部からスリップ転位が発生していた。

However at the temperature-drop velocity more than a 100 degree-C / second, there is no remarkable change of BMD density, and slip transition had generated it from the support part of a silicon wafer.

【0030】

[0030]

【発明の効果】

この発明は、シリコン半導体基板上にシリコンエピタキシャル層を形成したのち、非酸化性雰囲気内で急速加熱及び急速冷却の高温短時間熱処理を施すことにより、効率よく基板内部にIG効果の期待できる程度の微小欠陥を析出させることができ、またマルチチャンバー構造を有するシリコンエピタキシャル成長可能な熱処理装置において、この急速加熱、急速冷却可能な熱処理装置を具備したチャンバーを設けることにより、生産性の悪化を招くことなく、効率よくこの熱処理ができる。

[EFFECT OF THE INVENTION]

This invention can make the inside of a substrate precipitate efficiently the micro defect of the degree which can anticipate IG effect, by applying high-temperature short-time heat treating of a rapid heating and a quick cooling within non-oxidising atmosphere, after forming a silicon epitaxial layer on a silicon semiconductor substrate.

Moreover in the thermal treatment equipment which has the multi chamber structure and in which a silicon epitaxial growth is possible, this heat treating can be performed efficiently, without causing deterioration of productivity by providing the chamber which comprised the thermal treatment equipment in which this rapid heating and a quick cooling are possible.

【図面の簡単な説明】

[BRIEF EXPLANATION OF DRAWINGS]

【図1】

この発明による熱処理方法のヒートパターン例を示すグラフである。

[FIGURE 1]

It is the graph in which the example of a heat pattern of the heat-treating method by this invention is shown.

【図2】

[FIGURE 2]

この発明による熱処理装置の概要を示す上面説明図である。

It is the upper-surface explanatory drawing showing the profile of the thermal treatment equipment by this invention.

【図 3】

この発明による熱処理方法の熱処理温度依存性を示す、熱処理後の BMD 密度のグラフである。

[FIGURE 3]

It is the graph of BMD density after heat treating in which the heat-treating temperature dependency of the heat-treating method by this invention is shown.

【図 4】

この発明による熱処理方法の熱処理時間依存性を示す、熱処理後の BMD 密度のグラフである。

[FIGURE 4]

It is the graph of BMD density after heat treating in which the heat-treating time dependence of the heat-treating method by this invention is shown.

【図 5】

この発明による熱処理方法の降温速度依存性を示す、熱処理後の BMD 密度のグラフである。

[FIGURE 5]

It is the graph of BMD density after heat treating in which the temperature-drop velocity dependence of the heat-treating method by this invention is shown.

【図 6】

この発明による熱処理後のシリコンウェーハの断面説明図である。

[FIGURE 6]

It is the cross-sectional explanatory drawing of the silicon wafer after the heat treating by this invention.

【図 7】

従来のエピタキシャル層成長プロセスのヒートパターンを示すグラフである。

[FIGURE 7]

It is the graph in which the heat pattern of a conventional epitaxial layer-formation length process is shown.

【符号の説明】

- 1 ハンドリングシステム
- 2 ハンドリング室
- 3 ロード室

[EXPLANATION OF DRAWING]

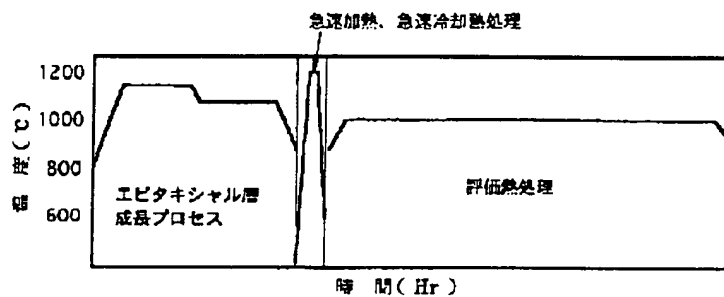
- 1 Handling System
- 2 Handling Chamber
- 3 Load Chamber

- |                 |                                  |
|-----------------|----------------------------------|
| 4 シリコンウェーハ      | 4 Silicon Wafer                  |
| 5, 6 エピタキシャル形成室 | 5, 6 Epitaxial formation chamber |
| 7 急速加熱冷却室       | 7 Rapid-Heating Cooling Chamber  |
| 8 クーリングステーション   | 8 Cooling Station                |
| 9 搬出室           | 9 Sending-Out Chamber            |
| 10 無欠陥層         | 10 Defect-free Layer             |

【図 1】

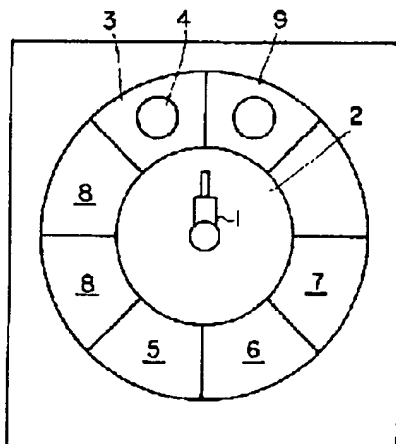
[FIGURE 1]

Quick heating, quick cooling heat process	
Temperature (degrees C)	
Epitaxial Layer Growth Process	Estimated Heat Process
Time (hr)	



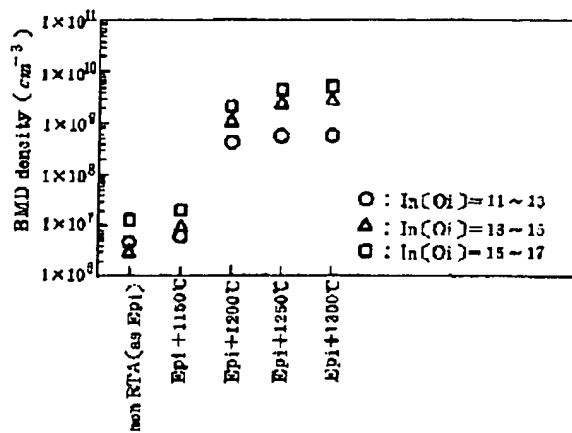
【図 2】

[FIGURE 2]



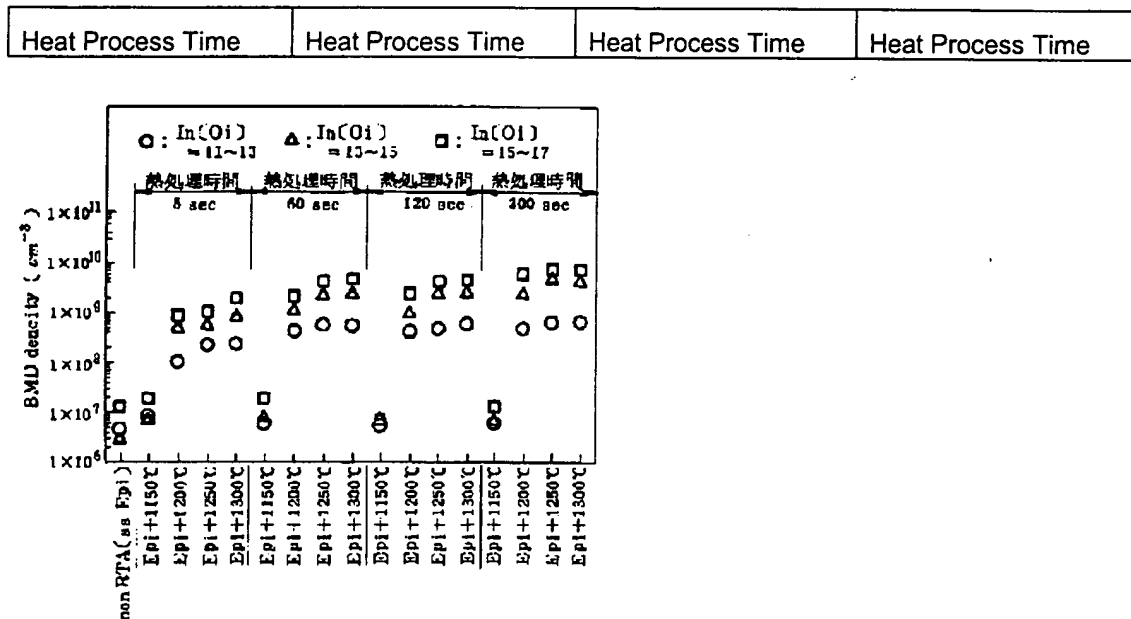
【図 3】

[FIGURE 3]



【図 4】

[FIGURE 4]



【図 6】

[FIGURE 6]

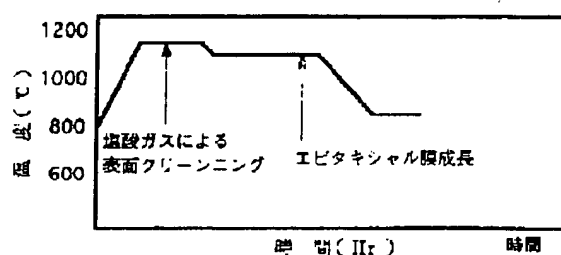




【図 7】

[FIGURE 7]

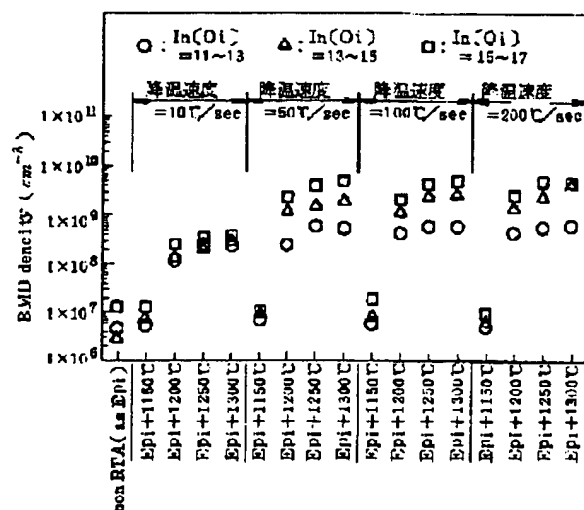
Temperature (degrees C)	
Surface Cleaning by Hydrochloric Acid Gas	Epitaxial Growth Layer
Time (Hr)	Time



【図 5】

[FIGURE 5]

Rate of Temperature Drop	Rate of Temperature Drop	Rate of Temperature Drop	Rate of Temperature Drop
--------------------------	--------------------------	--------------------------	--------------------------



**DERWENT TERMS AND CONDITIONS**

*Derwent shall not in any circumstances be liable or responsible for the completeness or accuracy of any Derwent translation and will not be liable for any direct, indirect, consequential or economic loss or loss of profit resulting directly or indirectly from the use of any translation by any customer.*

Derwent Information Ltd. is part of The Thomson Corporation

Please visit our home page:                    ["WWW.DERWENT.CO.UK"](http://WWW.DERWENT.CO.UK) (English)  
   ["WWW.DERWENT.CO.JP"](http://WWW.DERWENT.CO.JP) (Japanese)